

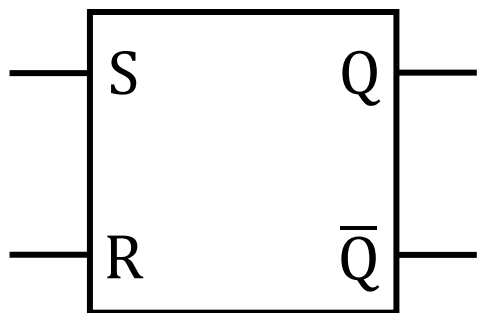
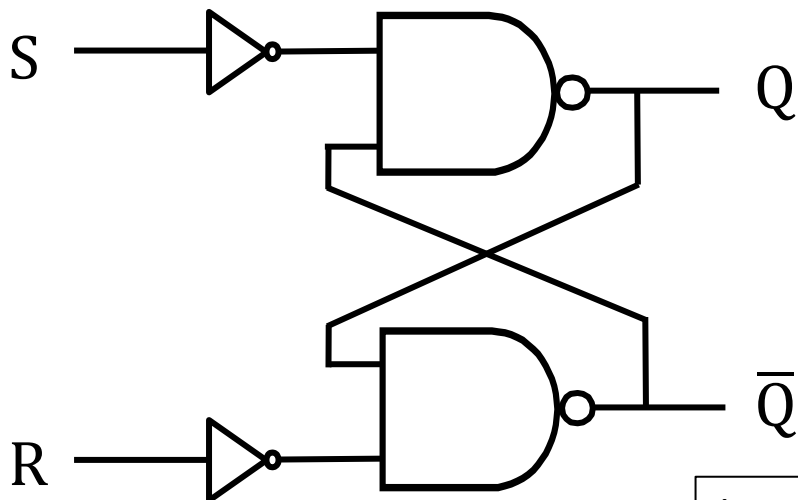
記憶回路1

1ビットを記憶する回路

- 1ビットの情報を記憶するための回路が持つておくべき条件は以下の3点である
 - 1ビットの情報(1/0)の**継続的な保持**ができること
 - 保持している情報の**自由な書き換え**ができること
 - 保持している情報の**取り出し**ができること
- このような条件を持った回路を、**フリップフロップ**と呼ぶ
- これまでの回路は、入力に対して一意に出力の決まる**組み合わせ回路**であるのに対し、フリップフロップは、入力と回路自身の状態によって一意に出力の決まる**順序回路**である

非同期式SRフリップフロップ

SRラッチ...一番簡単な記憶回路



(S, R)=(1, 0)で値をセット: Q=1
(S, R)=(0, 1)で値をリセット: Q=0
(S, R)=(0, 0)で値を保持: Q=Q

↓

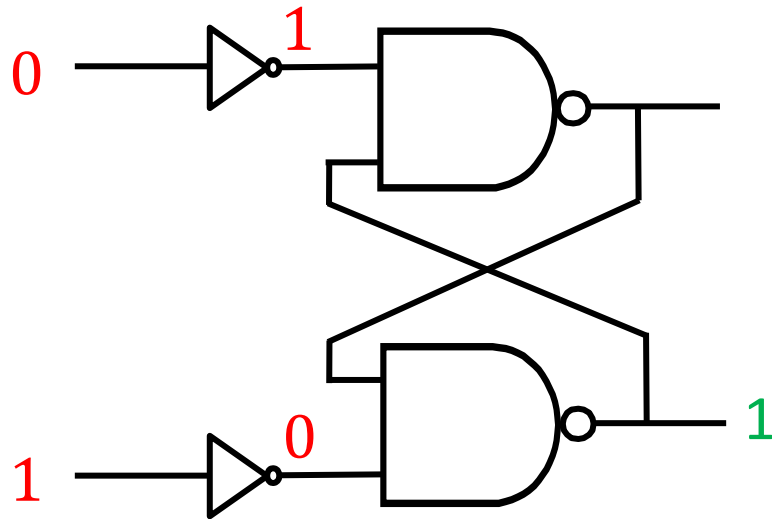
1ビットの情報を記憶できる回路

S: Set, R: Reset

特性表

入力		出力
S	R	Q
0	0	保持
0	1	0
1	0	1
1	1	禁止

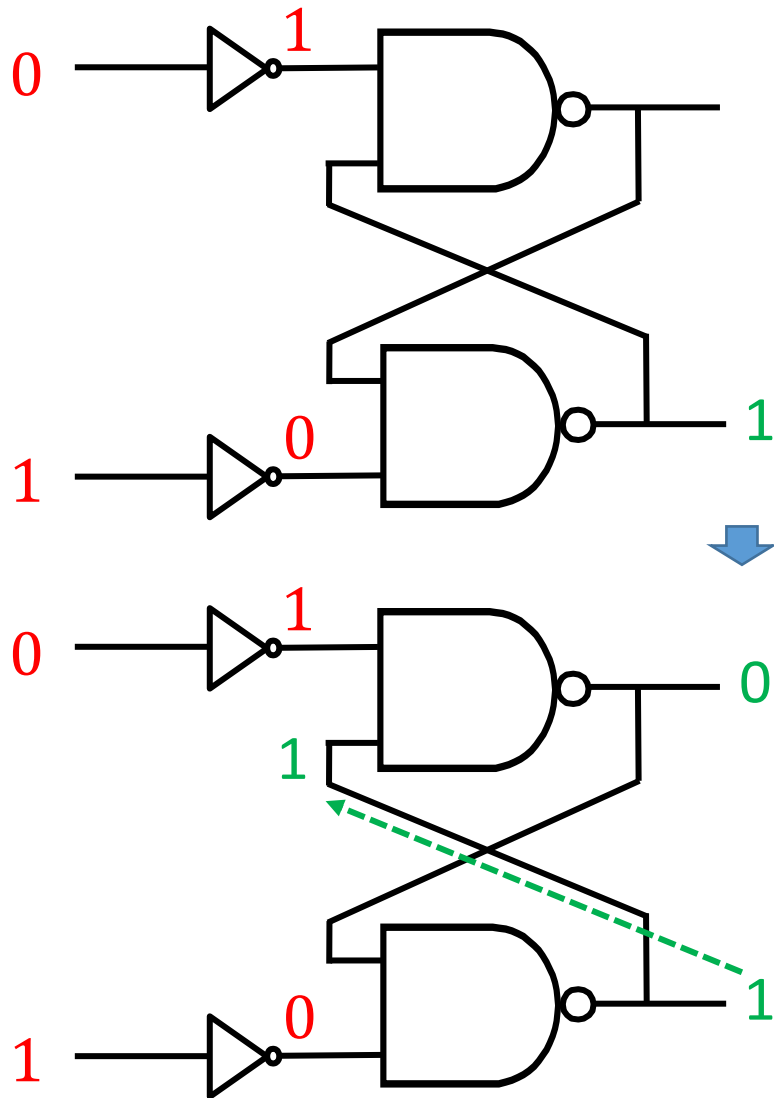
SRラッチ...一番簡単な記憶回路



特性表

入力		出力
S	R	Q
0	0	保持
0	1	
1	0	1
1	1	禁止

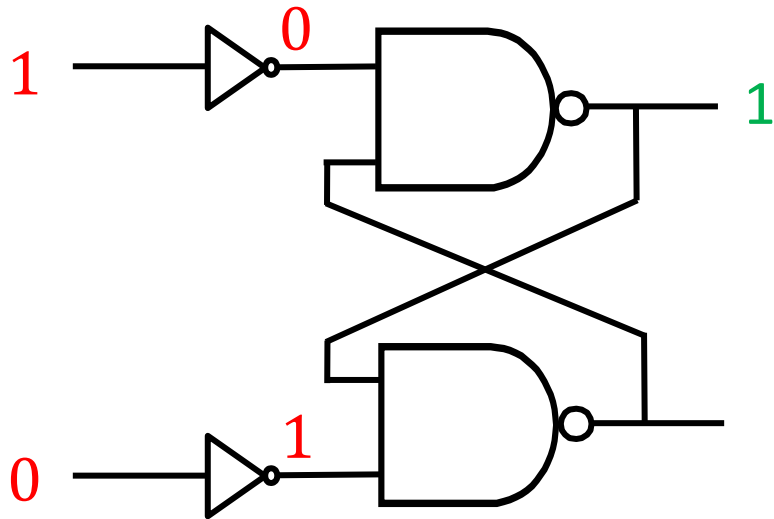
SRラッチ...一番簡単な記憶回路



特性表

入力		出力
S	R	Q
0	0	保持
0	1	0
1	0	1
1	1	禁止

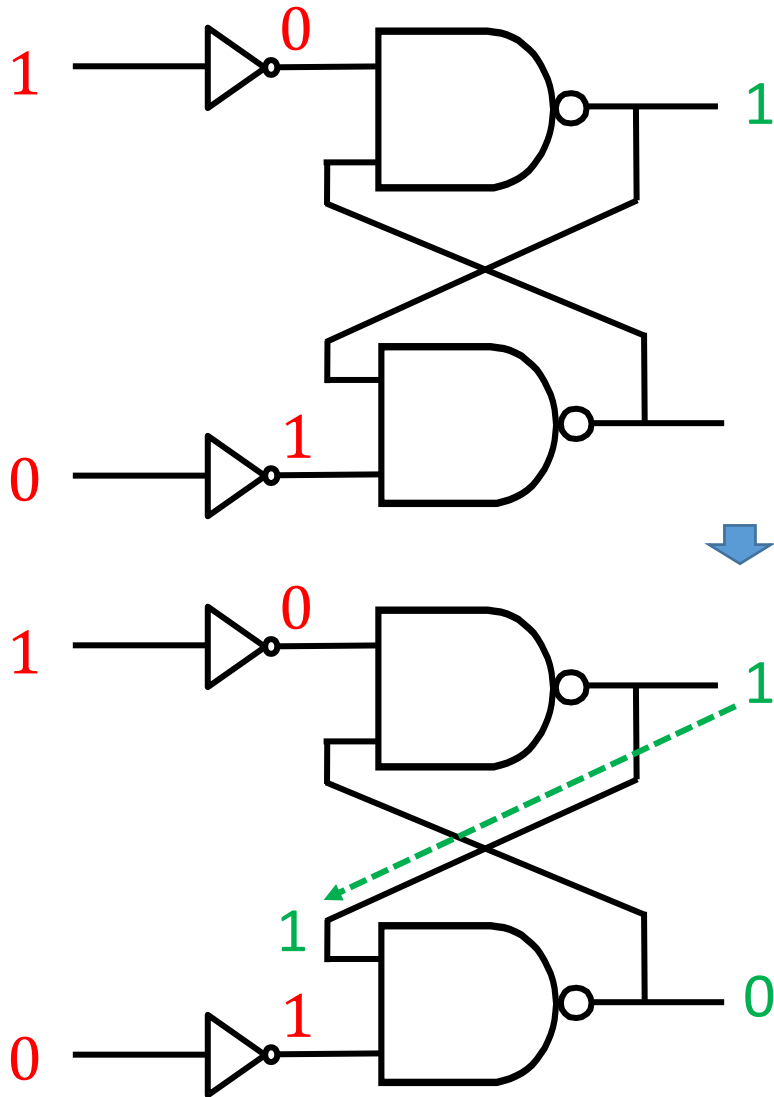
SRラッチ...一番簡単な記憶回路



特性表

入力		出力
S	R	Q
0	0	保持
0	1	0
1	0	
1	1	禁止

SRラッチ...一番簡単な記憶回路

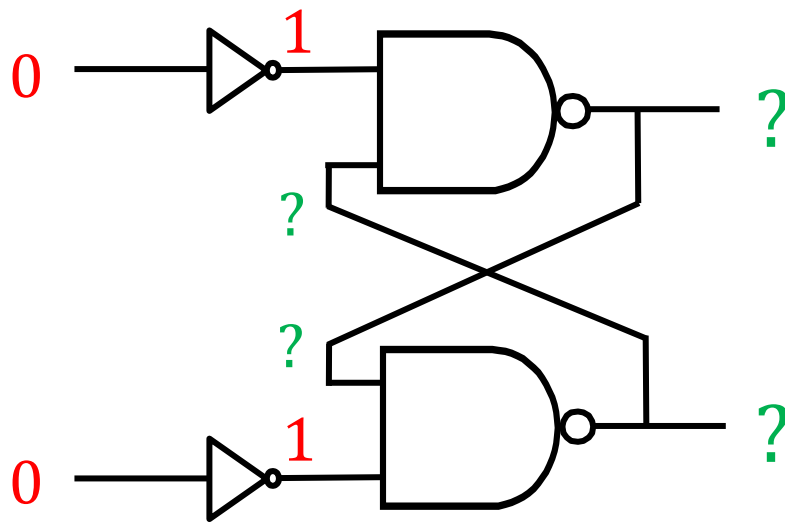


特性表

入力		出力
S	R	Q
0	0	保持
0	1	0
1	0	1
1	1	禁止

SRラッチ...一番簡単な記憶回路

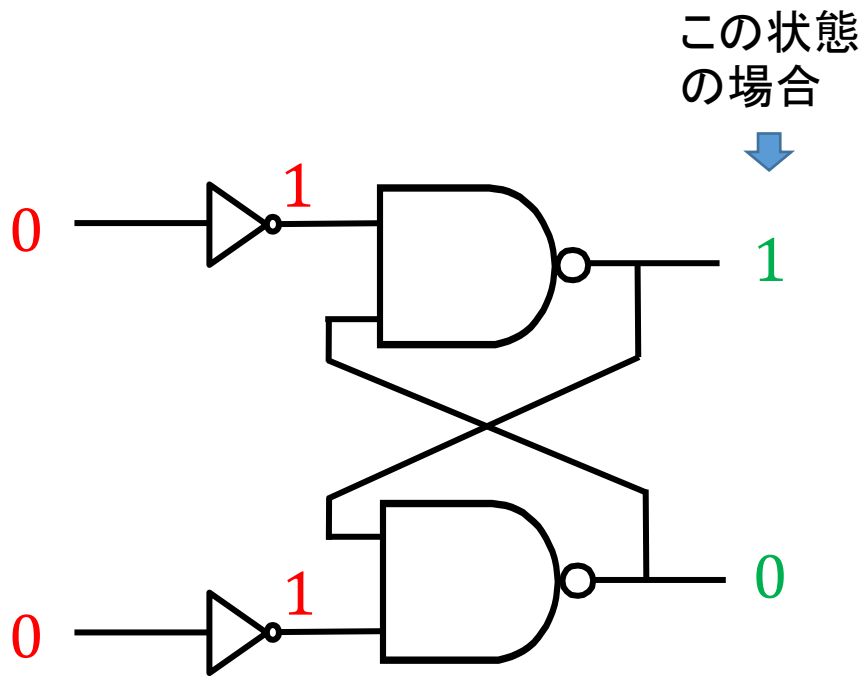
特性表



入力		出力
S	R	Q
0	0	?
0	1	0
1	0	1
1	1	禁止

SRラッチ...一番簡単な記憶回路

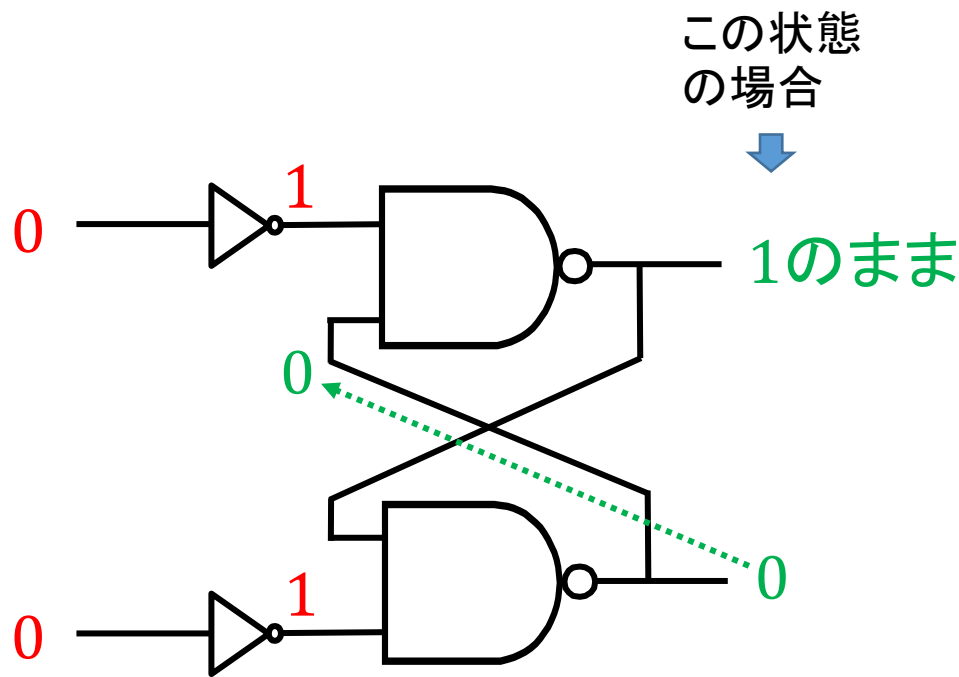
特性表



入力		出力
S	R	Q
0	0	?
0	1	0
1	0	1
1	1	禁止

SRラッチ...一番簡単な記憶回路

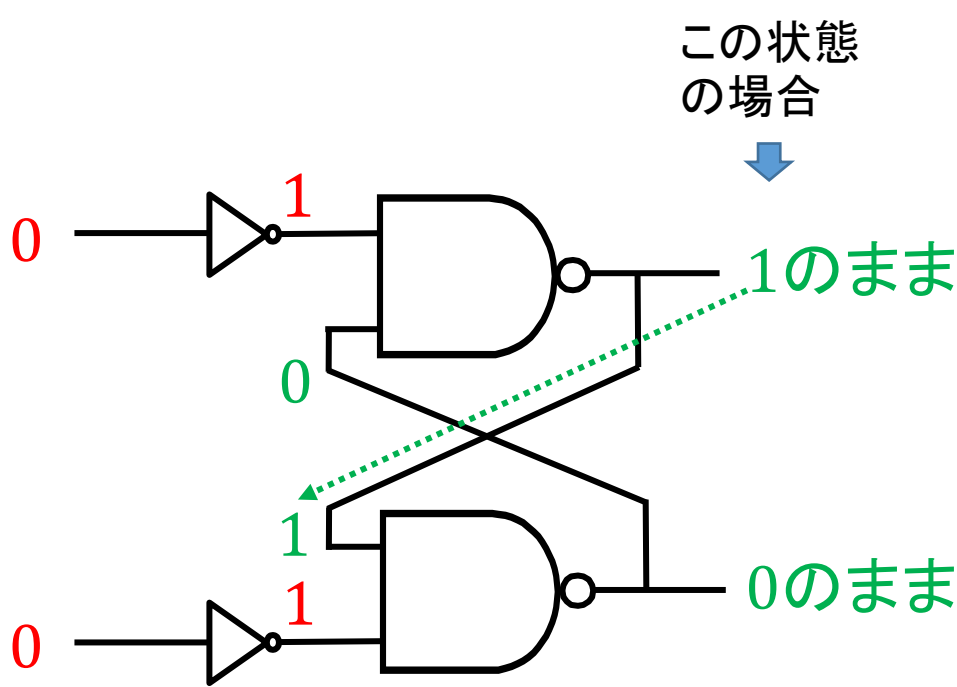
特性表



入力		出力
S	R	Q
0	0	?
0	1	0
1	0	1
1	1	禁止

SRラッチ...一番簡単な記憶回路

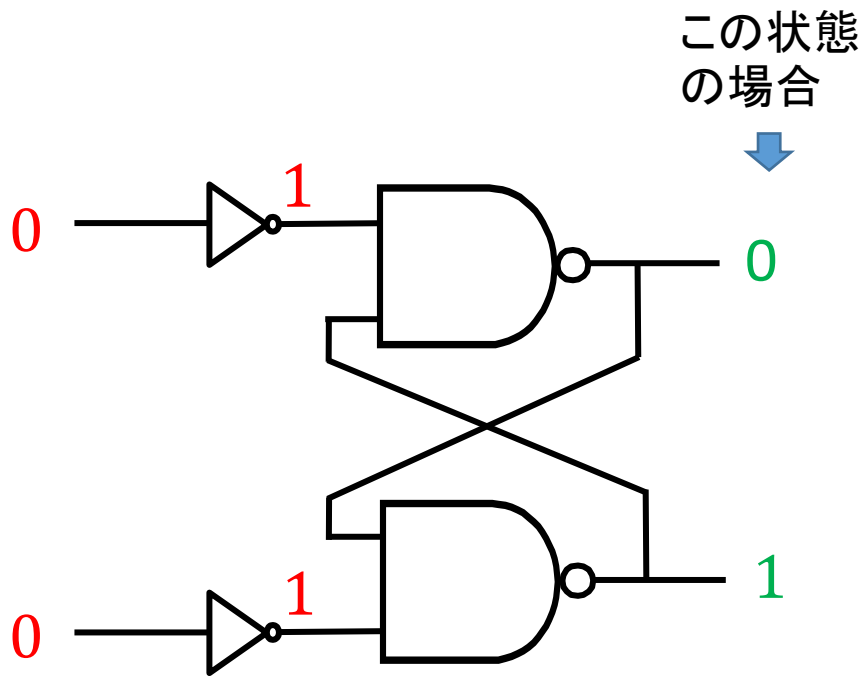
特性表



入力		出力
S	R	Q
0	0	?
0	1	0
1	0	1
1	1	禁止

SRラッチ...一番簡単な記憶回路

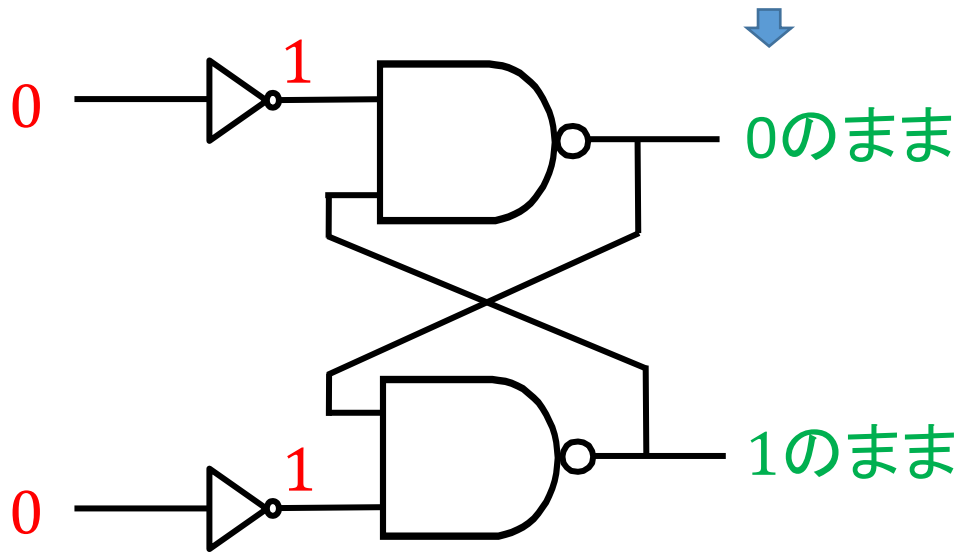
特性表



入力		出力
S	R	Q
0	0	?
0	1	0
1	0	1
1	1	禁止

SRラッチ...一番簡単な記憶回路

回路が対称
なので

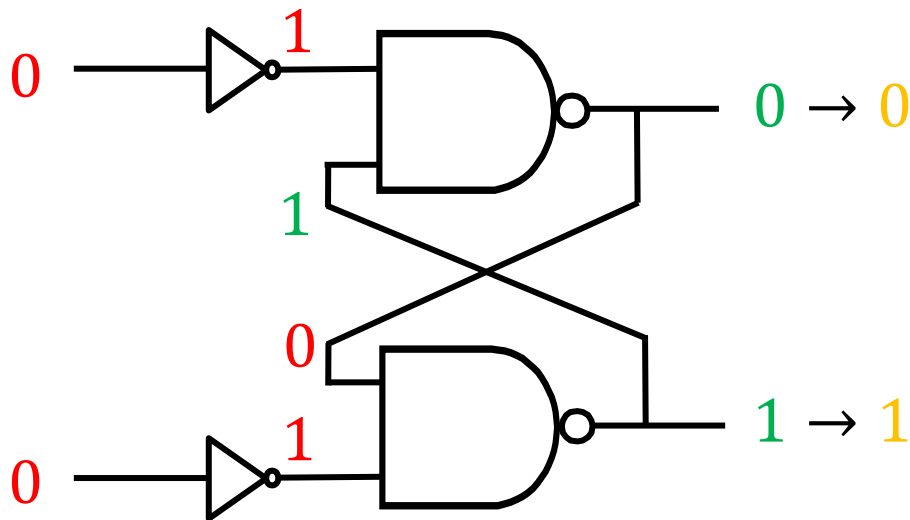
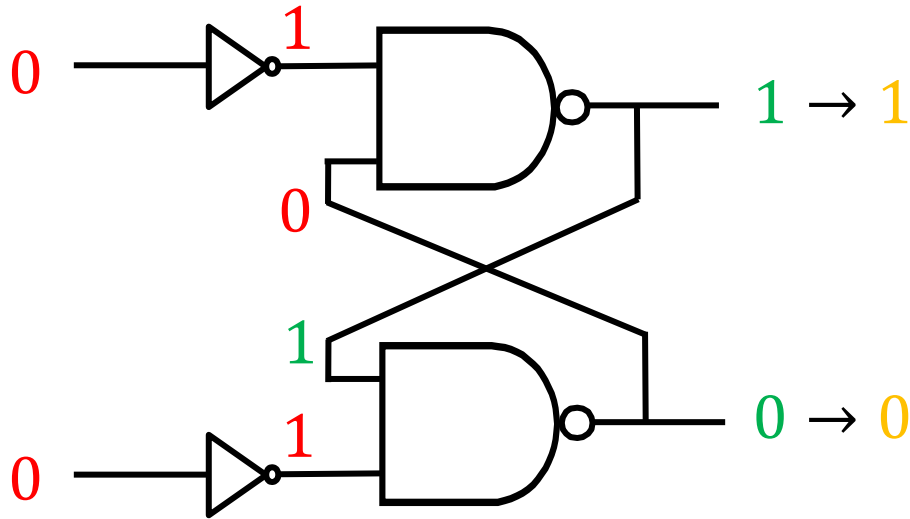


特性表

入力		出力
S	R	Q
0	0	保持
0	1	0
1	0	1
1	1	禁止

S=0, R=0の場合をまとめると

SRラッチ...一番簡単な記憶回路



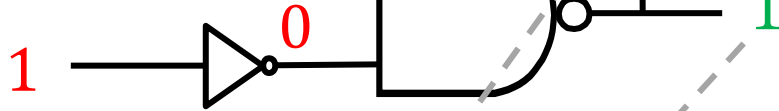
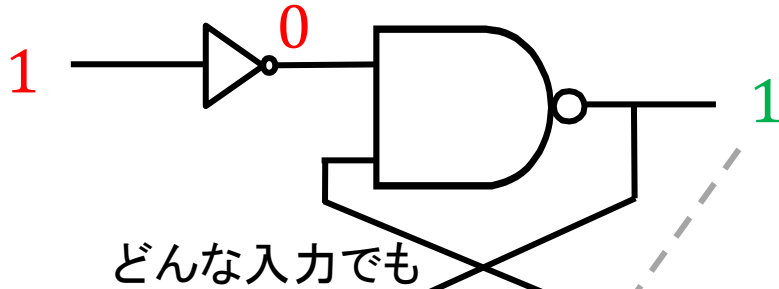
特性表

入力		出力
S	R	Q
0	0	保持
0	1	0
1	0	1
1	1	禁止

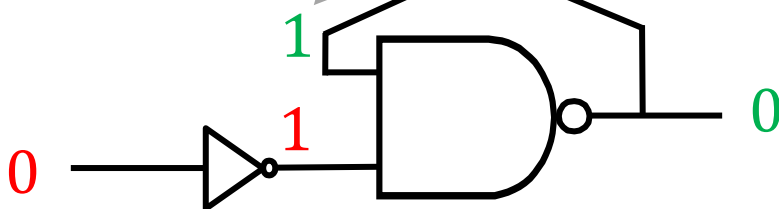
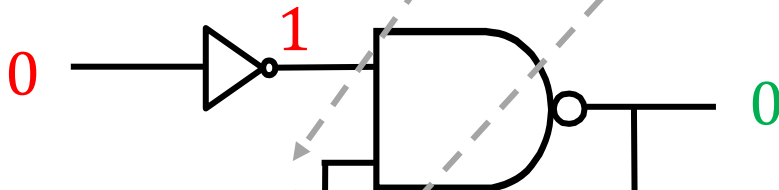
11を与えた後00を与える

SRラッチ...一番簡単な記憶回路

①



②



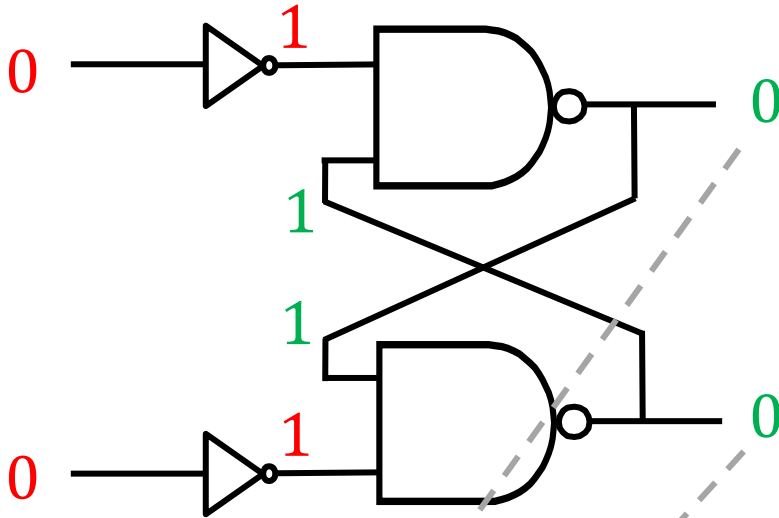
特性表

入力		出力
S	R	Q
0	0	保持
0	1	0
1	0	1
1	1	禁止

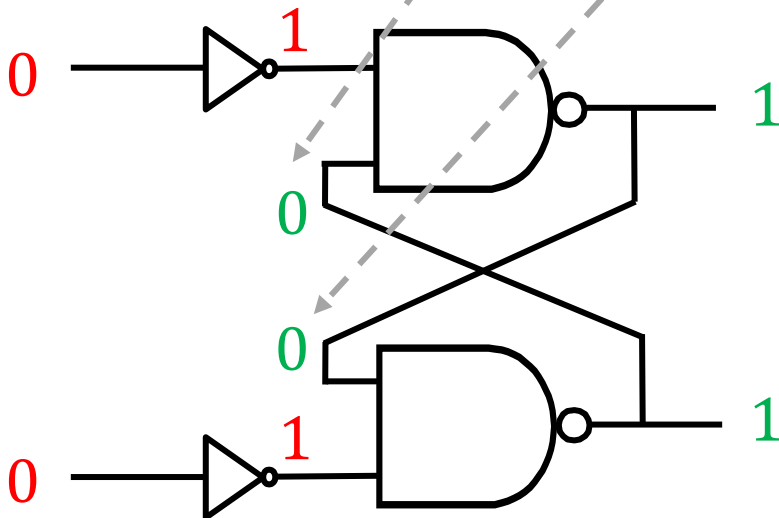
00を与え続けると

SRラッチ...一番簡単な記憶回路

②



③



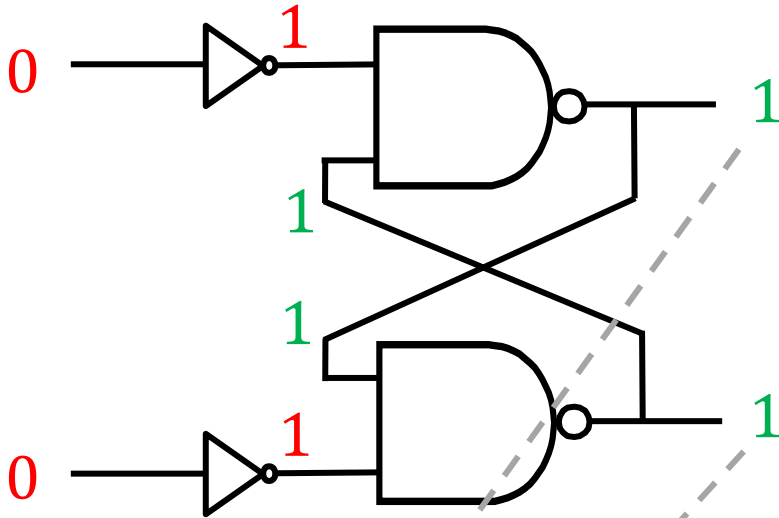
特性表

入力		出力
S	R	Q
0	0	保持
0	1	0
1	0	1
1	1	禁止

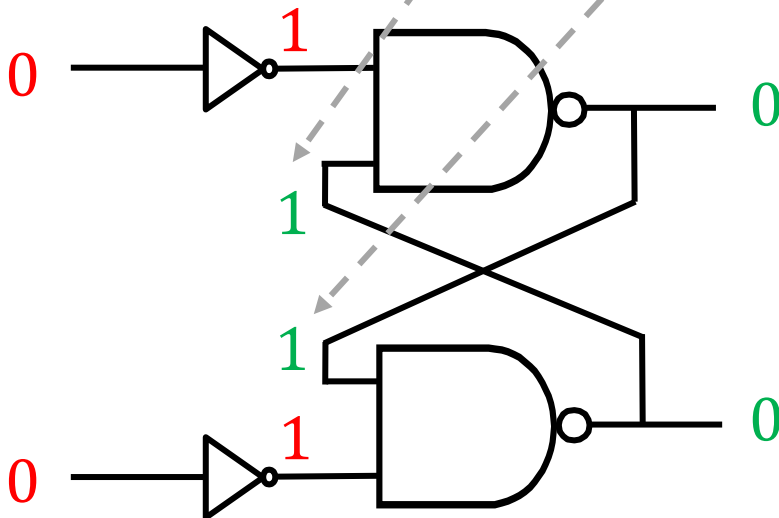
00を与え続けると

SRラッチ...一番簡単な記憶回路

③



④



特性表

入力		出力
S	R	Q
0	0	保持
0	1	0
1	0	1
1	1	禁止

SRラッチ...一番簡単な記憶回路

つまり、最初に $(S, R)=(1, 1)$ で、次から $(S, R)=(0, 0)$ を与え続けても、 (Q, \bar{Q}) は $(0, 0)$ と $(1, 1)$ が交互に出力され、回路が不安定な状態に陥る(状態が保持できない)。



使用禁止

注意： $(S, R)=(1, 1)$ は、回路の実現方法によって挙動が異なる。
「不安定」に変わりがないが。

特性表

入力		出力
S	R	Q
0	0	保持
0	1	0
1	0	1
1	1	禁止

manaba小テスト: 演習11-1

- 5分

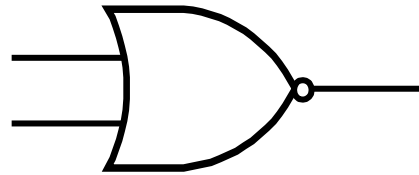
- 1点

- 注意:

manabaでは、 Q' で \bar{Q} を表している

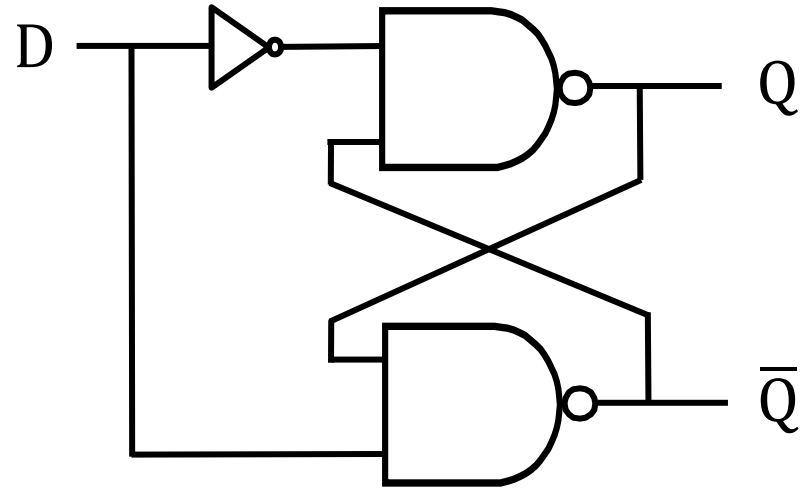
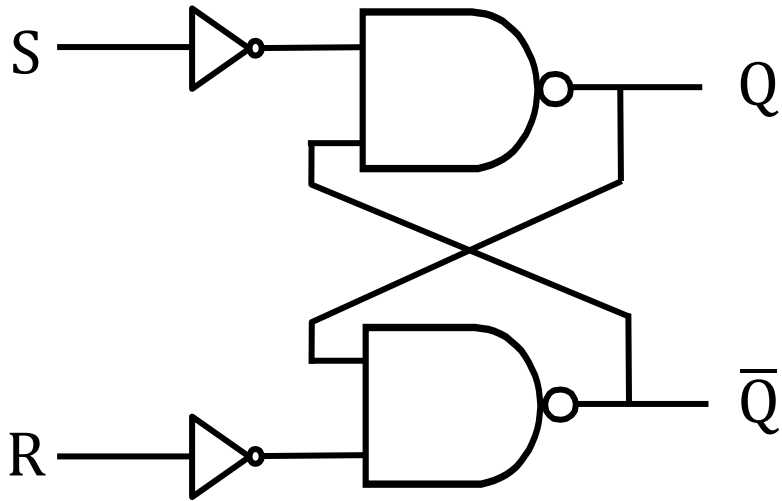
manaba小テスト:演習11-2

- 15分
- 4点

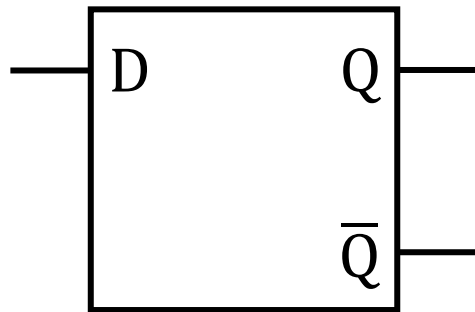
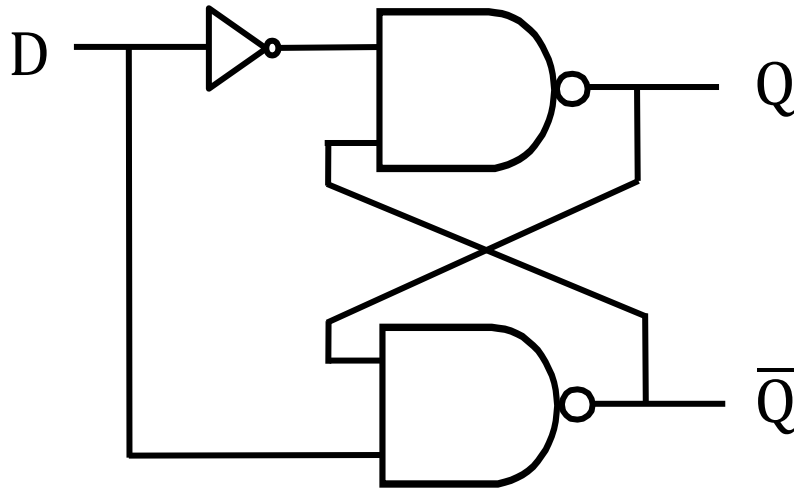


ヒント:この記号はNORゲート

Dラッチ...SRラッチの入力を1つにしたもの



Dラッチ...SRラッチの入力を1つにしたもの



特性表

入力	出力
D	Q
0	?
1	?

manaba小テスト: 演習11-3

- 8分
- 2点

ラッチの問題点

- $(S, R) = (1, 1)$ を回避すべきだが、実際、回路の時間遅延によりラッチへの入力信号に時間的なばらつきが発生し、 (S, R) が過渡的に $(1, 1)$ となってしまう。これをハザード(hazard)とよぶ